Electronique Numérique et Logique Durée 3 heures

Examen écrit, 6 Septembre 1996

Indications : Les différents exercices (**I**...**IV**) sont indépendants les uns des autres, et à l'intérieur de chaque exercice, les questions sont largement indépendantes les unes des autres. Avec ce sujet vous es donné de la documentation technique que vous utiliserez lorsque vous l'estimerez nécessaire, en *indiquan précisément* d'où vous tirez tel ou tel renseignement.
Notations : Tout au long de ce sujet la notation "NOT A" (= "A barre") sera indifféremment notée /A (dans le texte) ou A surmonté d'une barre horizontale (dans les figures). Le "ET" logique, lorsqu'il n'est pas indiqué en toutes lettres, sera noté "**.**" (multiplié) ; de même, le "OU" logique, lorsqu'il n'est pas indiqué en toutes lettres, sera noté "+" (plus).

I- Questions de cours

• Rappeler le principe d'un compteur asynchrone constitué à partir de bascules JK (basculant sur front montant, comme les 74LS112). Indiquer une méthode de remise à zéro du compteur après affichage d'un nombre choisi lors de sa conception. Donner ur exemple de compteur asynchrone de 0 à 5.

• Par quel(s) états(s) transitoire(s) passe un compteur asynchrone lors de sa remise à zéro ? Décrivez en détail les états transitoire du compteur précédent lors de son passage de 5 à 0, en indiquant leur durée approximative à partir de ce que vous savez sur les temps de transfert des portes logiques.

• Quelle est la différence entre une bascule D et une bascule JK ? Comment doit-or cabler une bascule D pour avoir l'équivalent d'une bascule JK en mode "toggle" ?

II- Registre à décalage

Un registre à décalage est constitué de N bascules D mises en série de la manière indiquée sur la figure 1 ; dans ce cas, le registre comporte 4 bascules, toutes reliées à une horloge commune H qui bat régulièrement.
Note : dans tout l'exercice, on considèrera que la fréquence d'horloge est sufisamment basse pour négliger tous les temps de propagation.

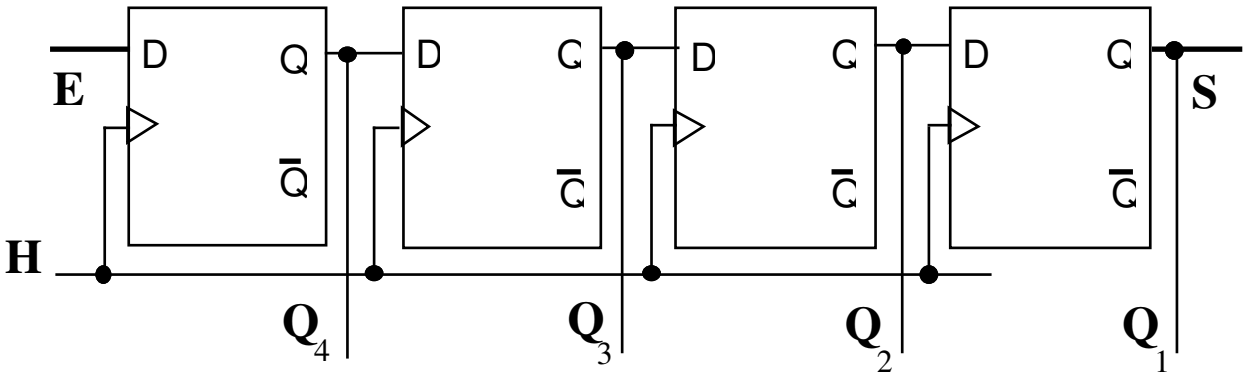


Figure 1

On a accès à l'entrée **E**, à la sortie **S** et au mot de 4 bit "interne" **Q**=$Q_4Q_3Q_2Q_1$. A tout instant, l'état du registre est déterminé par la valeur du mot Q ; on passe d'un état à un état suivant à chaque coup d'horloge. Par exemple, de Q=0110, on passe à 0011 (si E=0) ou à 1011 (si E=1).

• On part de l'état Q=1011, et on demande de donner la liste des 5 états suivants dans les 4 cas a), b), c) et d) indiqués ci-dessous. Donner la valeur décimale correspondante à chacun des états obtenus, selon qu'on l'interprète comme un entier non signé (de 0 à 16) ou comme un entier signé (de -8 à +7).

a) lorsque E=0, b) lorsque E=1,
c) lorsque E=Q_3, d) lorsque E=S.

• Au bout de ces 5 états, quelle est la périodicité observée dans les valeurs successives de Q dans chacun des cas ?

• On part toujours de Q=1011, mais cette fois-ci on cable E=/(Q_4+Q_3+Q_2). Faire le schéma logique du montage. Donner la série des états obtenus. Montrer qu'au bout d'un certain nombre d'états (combien ?), il ne reste plus qu'un seul "1" qui "tourne" dans le registre. Porter alors sur un diagramme les signaux H et S. Quelle fonction S(H) réalise le registre ?

• Quelle serait la fonction réalisée si le registre comportait 5 bascules ? Donner une application possible d'un tel montage.

III- Echantillonnage et CD ROM

Lorsqu'on souhaite enregistrer un signal analogique sous forme numérique, deux opérations sont nécessaires : l'*échantillonnage* du signal d'entrée puis la *conversion* de ces échantillons sous forme numérique à l'aide d'un convertisseur analogique/numérique (CAN, figure 2).

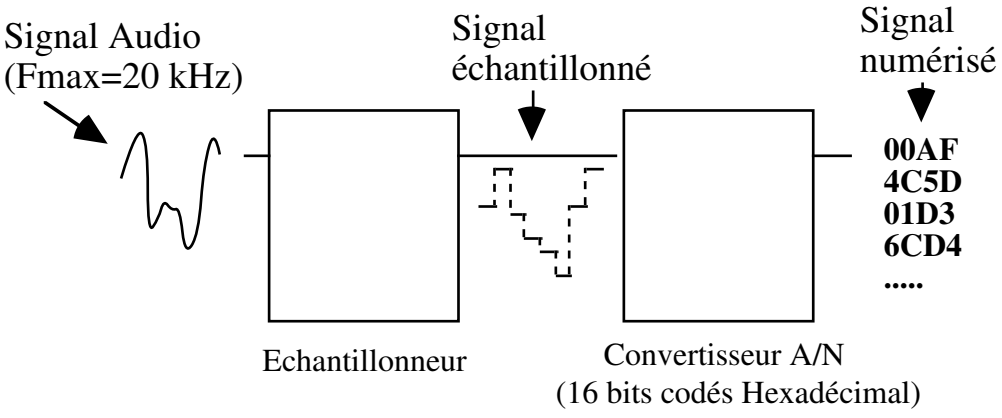


Figure 2

Si le spectre de fréquence du signal d'entrée est nul au delà d'une fréquence Fmax, l'échantillonnage doit avoir lieu à une cadence telle que l'intervalle de temps τ_E séparant 2 échantillons respecte la relation : $\mathbf{\tau_E < 1/(2.Fmax)}$ (théorème de Shannon).

• Calculer l'intervalle de temps τ_E nécessaire pour échantillonner un signal audio (20Hz -20kHz). Si on appelle $\mathbf{f_E = 1/\tau_E}$, la cadence d'échantillonnage, que vaut f_E dans ce cas ? Quelle est la relation entre f_E et Fmax ? Dans la pratique on adopte souvent $\mathbf{f_E = 4 . Fmax}$; on conservera cette relation pour la suite de l'exercice.

• On convertit ensuite chaque échantillon sur 16 bits. Combien de valeurs différentes peut-on ainsi coder ? Exprimer ce nombre en dB.

• La plupart des lecteurs de "disque laser" du commerce annoncent des rapports signal/bruit supérieurs à 95 dB ; Conclure.

• Quel sera le débit nécessaire en octet pour convertir un signal audio dans les conditions décrites plus haut ?

• Quelle durée maximum pourra avoir un morceau de musique enregistré de manière standard sur CD ROM (capacité de stockage standard 600 Mega-octets) ?

IV- Table de vérité codée en mémoire ROM

On considère un décodeur BCD-7 segments 74LS47 (voir documentation ci-jointe). Les variables d'entrée sont les 4 bits DCBA du nombre à afficher, les variables de sortie sont les commandes des segments de l'afficheur.

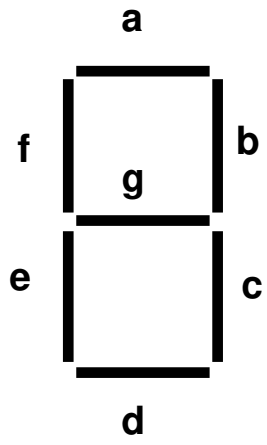
• Rappeler la signification de la notation **/a**, **/b**, ..., **/g** sur les schémas fournis et en déduire si ce décodeur pilote un afficheur à anode ou à cathode commune.

• A partir de la table de vérité donnée dans la documentation, construire la table de Karnaugh et le circuit logique de la variable **/e** en fonction de D, C, B et A.

Pour simplifier le travail de conception et de cablage d'un tel circuit, on utilise une mémoire PROM. Les variables DCBA attaquent les entrées d'adresse tandis que les variables /a, /b, ..., /g sont disponibles sur les bits de sortie de la PROM (on ne considère pas le comportement du circuit en fonction des variables /LT, /RBI, /BI-RBO, et on prendra /g sur le LSB).

• Expliquez le fonctionnement de la "fabrication" d'une table de vérité telle que celle du 74LS47 par une PROM.

• Quel doit être le format de cette PROM ? Quelle doit être sa capacité minimum en octets ?

• Indiquer quel doit être le programme (en Hexadécimal) de la PROM pour fournir la table de vérité du 74LS47.
• Discuter l'avantage d'utiliser une PROM plutôt qu'un circuit combinatoire dans le cas considéré.

• Quelle devra être la capacité de la PROM si on veut pouvoir tenir compte également des entrées /RBI et /LT ?