Electronique Numérique et Logique **Durée 3 heures**

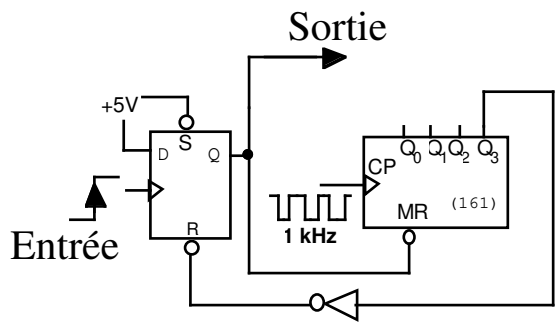
LICENCE EEA & LPA Examen écrit, 13 mai 1997

Indications : Les différents exercices (I, II, ... V), et dans une large mesure, les questions dans les exercices, sont indépendants les uns des autres. Avec ce sujet vous est donné de la documentation technique que vous utiliserez lorsque vous l'estimerez nécessaire, en indiquant précisément d'où vous tirez tel ou tel renseignement.
Notations : Tout au long de ce sujet la notation "NOT A" (= "A barre") sera indifféremment notée **/**A (dans le texte) ou A surmonté d'une barre horizontale (dans les figures). Le "ET" logique, lorsqu'il n'est pas indiqué en toutes lettres, sera noté "**.**" (multiplié) ; de même, le "OU" logique, lorsqu'il n'est pas indiqué en toutes lettres, sera noté "**+**" (plus). Le OU exclusif sera noté "**xor**". Les nombres en hexadécimal sont précédés du signe **$**.

I - Compteurs

On souhaite concevoir un compteur synchrone comptant de 3 à 6, à l'aide de bascules D pour pouvoir utiliser un circuit PAL.
1) Combien de bascules sont-elles nécessaires ? On notera $Q_nQ_{n-1}...Q_1$ les sorties de ces bascules, Q_n étant le MSB et Q_1 le LSB.
2) Etablir le graphe des états a, b, c, d souhaités en indiquant la valeur de $Q_n...Q_1$ à côté de chaque état. Portez également sur ce graphe les états supplémentaires ne faisant pas partie du cycle 3—>6 recherché. Comment prenez-vous en compte ces états afin que le système ne soit jamais bloqué ?
3) A partir de la liste des états présents et futurs, établir les équations logiques des entrées Di en fonction des sorties Qi **sans chercher à les simplifier** (sommes de produits de n termes).

II - Impulsion programmable



On considère le montage de la figure ci-contre qui comporte une bascule-D et un compteur de 0 à 15 (74LS161). L'entrée du circuit est connectée à l'horloge de la bascule, et la sortie est constituée par la sortie Q de cette même bascule. L'horloge à 1 kHz connectée à l'entrée d'horloge du compteur tourne en permanence. A part MR, les entrées du compteur sont cablées de manière à ce qu'il compte de 0 à son état maximum. On suppose qu'à l'instant initial, l'entrée et la sortie sont à 0.

1) Quel est l'état initial des sorties Qi du compteur ? Justifier.
2) On suppose que l'entrée passe de 0 à 1 à un instant situé *juste après* un front montant de l'horloge qui attaque CP, de manière à négliger le temps séparant les 2 fronts de montée.
3) Que se passe t-il si l'entrée repasse de 1 à 0 ?
4) Quelle est la forme du signal de sortie et quelle est sa durée ?
5) Combien de temps durerait le signal de sortie si la rétroaction sur R était branchée sur Q2 au lieu de Q3 ?
6) Comment faut-il modifier le montage pour obtenir une impulsion de largeur 5 ms ?

III - Encodage prioritaire

Un circuit d'*encodage prioritaire* permet de répondre au problème suivant. Sur un bus de plusieurs lignes (au moins 8), classées par ordre de priorité, on peut avoir 2 cas : 1) une seule ligne peut être active à la fois et on souhaite trouver laquelle, ou : 2) si plusieurs lignes sont actives en même temps, on souhaite connaître la ligne de plus haut niveau de priorité qui se

trouve active. Les lignes sont connectées aux (8) entrées du circuit d'encodage, qui fournit en sortie (3 bits) l'adresse de la ligne active de plus haut niveau de priorité.
Par exemple, si les lignes (attention : actives au niveau bas), sont rangées dans l'ordre de priorité croissante de /I0 à /I7 la combinaison /I0-/I7=HHHHLHHH fournit en sortie (également actives au niveau bas) le code /A2/A1/A0=LHH ($4), mais si l'entrée est /I0-/I7=LHHLHHHH, la sortie est HLL ($3) car la ligne 3 est prioritaire sur la ligne 0.

1) Quelles adresses sont fournies en sortie pour les entrées suivantes :

a) /I0-/I7 = HHHHHHLH
b) /I0-/I7 = HHLHHLHH
c) /I0-/I7 = HHLHLLHH

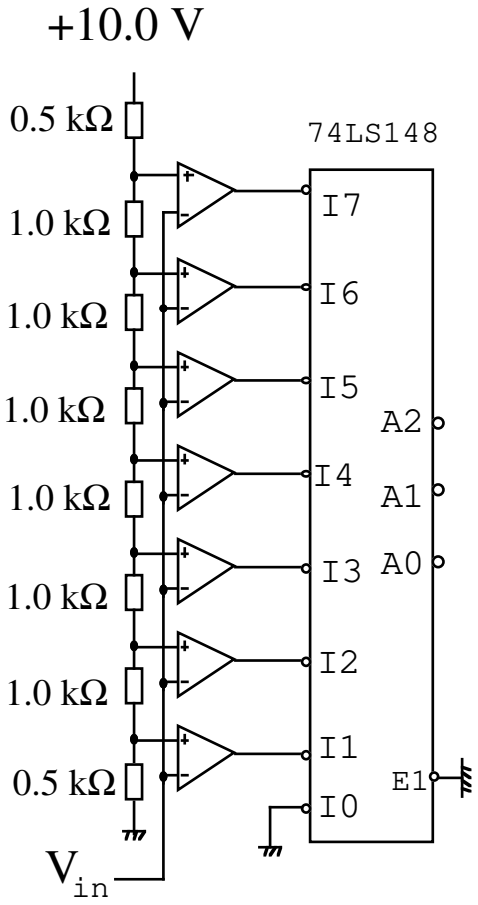
Le circuit 74LS148 réalise l'encodage prioritaire de 8 entrées (/I0, /I1, ..., /I7) et fournit sur 3 sorties /A2/A1/A0 l'adresse de de la ligne active de plus haut niveau de priorité. De plus, lorsqu'aucune des ligne n'est active, la sortie est HHH.

2) Expliquez pourquoi la table de vérité du circuit ne comporte que 10 lignes ; expliquez la présence des nombreux 'X' dans cette table de vérité.

Le circuit 148 possède également une entrée EI et deux sorties GS et EO supplémentaires. Le schéma logique de ce circuit vous est fourni en annexe. On adopte les notations de ce schéma.

3) Quel est le rôle de l'entrée EI ? A quelle valeur se trouvent les sorties lorsque EI=H ? Lorsque EI=L ?

4) Expliquer le rôle des sorties GS et EO en indiquant quelles valeurs elles prennent dans tel ou tel cas particulier remarquable.



On peut utiliser l'encodeur prioritaire dans certaines applications de conversion Analogique-Digitale où la rapidité est essentielle et la précision n'est pas critique. On utilise un montage du type de celui de la figure ci-contre où les comparateurs (d'impédance d'entrée infinie) fournissent en sortie un '1' logique lorsque $V_+ > V_-$ et un '0' logique dans le cas inverse.

5) Montrer que les niveaux de tension auxquels V_{in} est comparé sont régulièrement espacés. Quelle est la dynamique d'entrée du convertisseur et quel est le pas de conversion?

6) Expliquer comment le nombre A2A1A0 donne une représentation digitale de la tension V_{in}.

7) Quel nombre fournit le convertisseur lorsque V_{in} = 5.67V ?

8) A quoi servent les 2 résistances de 0.5 kΩ situées aux deux extrémités du pont de résistances ?

IV - Parité et code de Hamming

Lors de la transmission de données, des erreurs de transmission peuvent modifier un ou plusieurs bits dans un mot binaire. Afin de détecter, et si possible, de corriger ces erreurs, on ajoute au mot transmis un ou plusieurs bits supplémentaires. Le codage minimal permettant de vérifier qu'une erreur est intervenue (sans pouvoir la corriger !) est le codage de la parité : on effectue la somme des N bits du mot et on ajoute un bit supplémentaire à 1 ou à 0 pour que la somme des N+1 bits ainsi obtenus soit nulle (en parité paire) ou égale à 1 (en parité impaire).

1) On se place en parité paire ; déterminer dans la liste ci-dessous les mots qui comportent une erreur après transmission : **$0F** ; **$C3** ; **$B2** ; **$07** ; **$00** ; **$E4**.

2) Dans le cas d'un mot de 4 bits XYZT ; pour quel choix de parité (paire/impaire) l'opération **X xor Y xor Z xor T** fournit-elle le bit de parité supplémentaire ? Quelle opération logique supplémentaire est nécessaire pour obtenir le bit de la parité opposée ?

Pour déterminer non seulement si une erreur est intervenue mais encore trouver dans le mot transmis la position du bit qui est en erreur, on peut utiliser le code de *Hamming*. On traitera ici le cas où on veut transmettre des mots de 4 bits (data D1D2D3D4 ; D1=MSB), et on conviendra que la situation "absence d'erreur" (AE) est représentée par une position supplémentaire valant 0.

3) Montrer qu'en ajoutant 3 bits de contrôle aux 4 premiers (et en comptant AE), on a les moyens de repérer la position d'une erreur sur n'importe quel bit dans le mot final.

Dans la pratique le mot finalement envoyé comporte 7 bits : A1A2A3A4A5A6A7 (A1=MSB). Les bits A3A5A6A7 contiennent les données D1D2D3D4 (attention à l'ordre ; A3=MSB) et les bits A1A2A4 contiennent le contrôle, calculé à l'émission de la manière suivante :

A1 = A3 xor A5 xor A7 = D1 xor D2 xor D4
A2 = A3 xor A6 xor A7 = D1 xor D3 xor D4
A4 = A5 xor A6 xor A7 = D2 xor D3 xor D4

A la réception on évalue les bits d'erreur en prenant aussi en compte les bits de contrôle :

E1 = A1 xor A3 xor A5 xor A7
E2 = A2 xor A3 xor A6 xor A7
E3 = A4 xor A5 xor A6 xor A7

4) Montrer que lorsque la transmission a lieu sans erreur, le nombre E3E2E1 est toujours égal à 000 (position 0 : AE).

Lorsqu'une seule erreur intervient, le nombre E3E2E1 donne la position du bit en erreur.

5) On veut transmettre les data suivantes : **$8**, **$A**, **$5**, **$D**. Pour chacun de ces 3 mots de 4 bits, calculer les 3 bits de contrôle à l'émission (on aura intérêt à faire un tableau). Placer les 7 bits ainsi obtenus dans un mot de 7 bits qu'on exprimera en hexadécimal (attention à l'ordre de placement dans le mot final !).

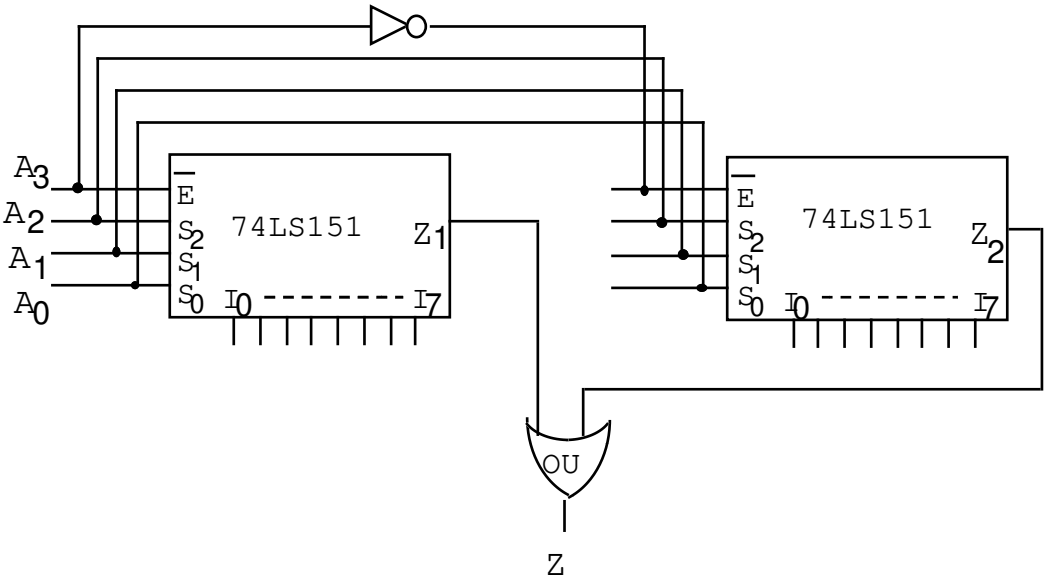
6) Après une transmission, on reçoit les mots **$78**, **$5E**, **$25**, **$15**. Utiliser le contrôle de Hamming pour déterminer quels mots sont en erreur et si c'est le cas, la position du bit en erreur et donc la valeur initialement transmise.

7) Que se passe t-il si 2 erreurs se produisent en même temps dans un mot ?

V - Mise en série de multiplexeurs

On souhaite aiguiller une entrée parmi 16, en utilisant des décodeurs 1 parmi 8.

1) A l'aide de la documentation qui vous est fournie, montrer que le schéma suivant permet de réaliser l'opération souhaitée, en expliquant le fonctionnement des différentes parties du montage.



2) Si A3 est le MSB de l'adresse A3A2A1A0, quel circuit est utilisé en premier ?

3) A quoi sert la porte OU qui fournit Z=Z1+Z2 ?

4) Quelle équation logique donne Z en fonction de Z1, Z2 et A3 ?