Electronique Numérique et Logique **Durée 3 heures**

LICENCE EEA & LPA Examen écrit, 18 mai 1999

Indications : Les différents exercices, et dans une large mesure, les questions dans les exercices, sont indépendants les uns des autres. Certains documents sont à rendre avec la copie. L'étudiant(e) portera son numéro de place et la mention de sa filière sur ces documents.
Notations : Tout au long de ce sujet la notation "NOT A" (= "A barre") sera indifféremment notée **/**A (dans le texte) ou A surmonté d'une barre horizontale (dans les figures). Le "ET" logique, lorsqu'il n'est pas indiqué en toutes lettres, sera noté "**.**" (multiplié) ; de même, le "OU" logique, lorsqu'il n'est pas indiqué en toutes lettres, sera noté "**+**" (plus). Le OU exclusif sera noté "**xor**". Les nombres en hexadécimal sont précédés du signe **$**.

Présentation : notée sur 2 points. **Sans document ni calculatrice**

I - Questions de cours

1) Indiquer la valeur de la sortie S, le signe des courants et leur ordre de grandeur en entrée et en sortie d'une porte NAND (Ii et Io, voir schéma simplifié sur la figure 1), pour les deux entrées A et B dans les deux configurations suivantes :
a) A et B à l'état H.
b) A état H, B état L.
2) A partir du schéma sur la figure 1, expliquer à quel niveau logique est équivalent une entrée non connectée.

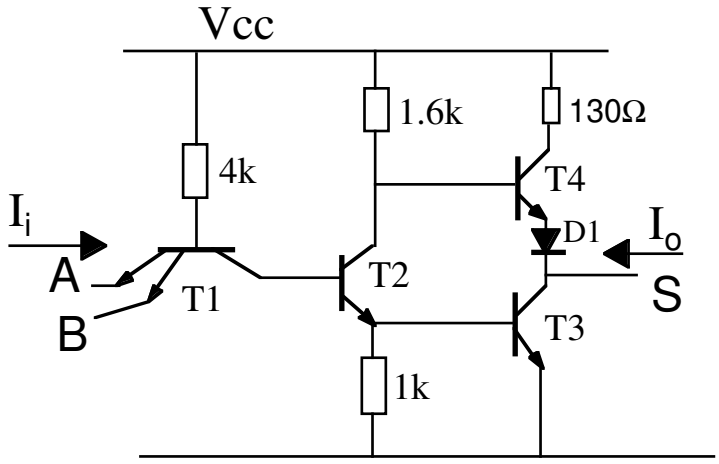


Figure 1

II - Compteurs

1) Rappeler le principe de construction d'un compteur asynchrone à partir de bascules JK. Pourquoi appelle t-on un tel compteur *asynchrone* ?
2) Combien de bascules sont nécessaires pour compter jusqu'à 10 ?
3) Utiliser la figure 2-A, sur la dernière feuille à rendre avec la copie (**Attention : recto-verso !**) pour réaliser le cablage d'un compteur asynchrone qui compte en boucle de 0 à 15. Indiquer le LSB et le MSB.
4) Compléter le cablage pour que le compteur compte de 0 à 9.
5) Montrer que la structure d'un compteur asynchrone peut entraîner des états transitoires indésirables. Donner un exemple.
6) Quelle(s) différence(s) existe(nt) entre le montage d'un compteur asynchrone et celui d'un compteur synchrone ?

III - Circuit de gestion de caméra électronique

On considère un circuit de gestion d'une caméra électronique de 32x32 points élémentaires (pixels). Les différents signaux logiques de commande de lecture de la

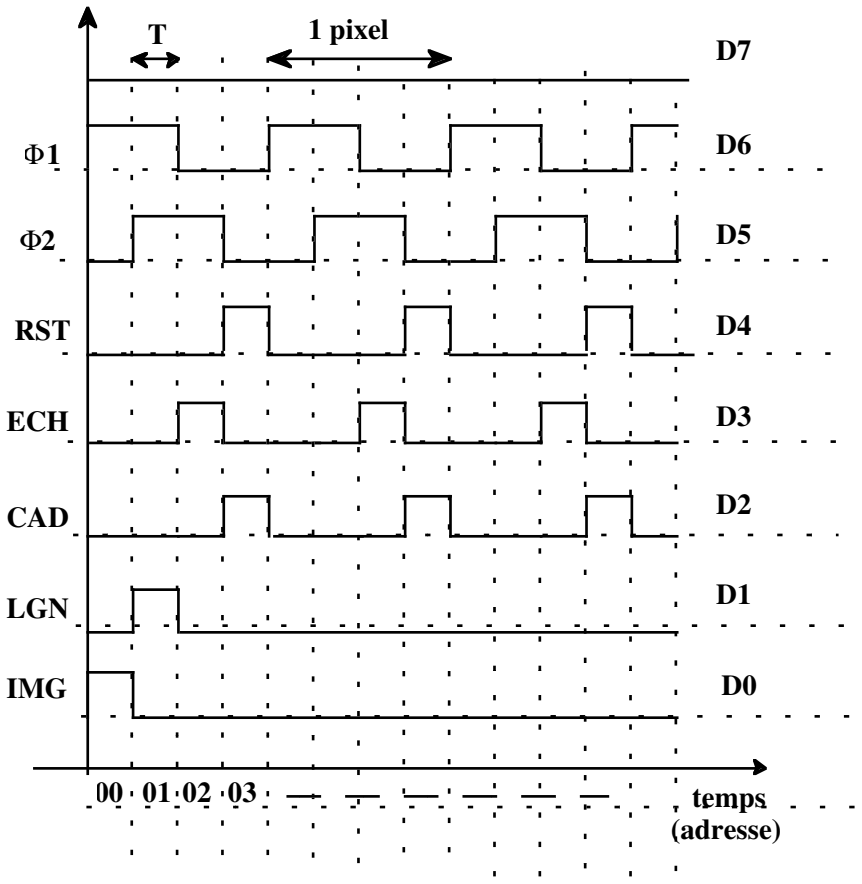


Figure 3

caméra sont fournis par les sorties d'une mémoire EPROM.
Les signaux de gestion de la caméra sont fournis avec différentes fréquences : tous les pixels, toutes les lignes (32 pixels), toutes les images (32 lignes). Le graphe de la figure 3 donne le chronogramme des 7 signaux de contrôle nécessaires, codés sur 7 bits de donnée en sortie de l'EPROM (D0-D6).
La mémoire EPROM est adressée par un compteur piloté à la fréquence f=10 MHz. Le chronogramme indique la durée d'un pixel, et la durée T d'une période d'horloge.

1) Rappeler la définition d'une ROM, d'une PROM, d'une EPROM, en détaillant les avantages et les conditions d'utilisation préférentielles de ces différents circuits.
2) A partir des informations fournies dans le texte et sur la figure 3, donner :
   - La valeur de T
   - Le temps de lecture d'un pixel
   - Le temps de lecture d'une ligne
   - Le temps de lecture d'une image.
   - La capacité et le format de la mémoire nécessaire pour stocker les signaux de contrôle de la caméra.

- Le nombre de bits de sortie du compteur qui pilote la mémoire.

3) On utilise des mémoires EPROM 27C32, qui ont une capacité de 2K x 1 octet. Combien de circuits mémoires seront nécessaires pour stocker la totalité du cycle de lecture d'une image ?
4) Si plus d'un circuit 27C32 s'avère nécessaire, indiquer comment gérer la commande /OE de plusieurs circuits fonctionnant ensemble pour composer une mémoire globale plus importante.

On considère maintenant le codage des signaux dans la mémoire. On se propose d'établir la liste des mots hexadécimaux (D7D6…D0) qui codent les 8 bits stockés dans l'EPROM.

5) Donner en hexadécimal la liste des 10 premiers mots stockés dans la mémoire. Montrer que la mémoire est essentiellement programmée avec un motif de 4 mots mémoires qui se répètent.

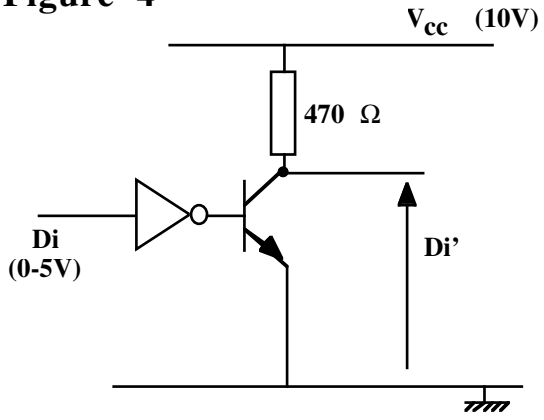
Le bit D7 constamment à 0 n'est pas affecté ; on l'utilise alors pour coder la parité.
6) Donner la liste des 10 bits D7 nécessaires pour coder les 10 premiers mots de 7 bits (D6-D0) en mots de 8 bits (D7-D0) à parité paire. Donner la liste des 10 nouveaux mots ainsi obtenus (en hexadécimal).

La régularité du motif de 4 mots est rompue une fois par ligne (top LGN) et une fois par image au début (top IMG). Un premier top de ligne intervient à l'adresse 01.

7) Donner l'adresse du top de ligne suivant (en décimal et hexadécimal). Quelle est la valeur du mot D7-D0 correspondant ?

Les signaux en sortie de mémoire sont au niveau TTL (0-5V). Pour piloter la caméra, il est nécessaire de convertir le niveau de tension du signal, en conservant sa forme. Pour cela on utilise le montage indiqué sur la figure 4 : pour chaque signal Di (i=7…0), on fabrique le signal Di' qui conserve la même forme d'onde mais avec des niveaux de tensions différents.

Figure 4



8) Expliquer le fonctionnement du montage utilisant le transistor.
9) Justifier la présence de l'inverseur.
10) Sur un même graphe, tracer le chronogramme de Φ1 avant et après le montage à transistor (échelles : ↔ 1cm / 100ns ; ↕ 1cm / 5V).

IV- Train d'impulsions

On considère le montage de la figure 5. Les deux interrupteurs *start* et *stop* sont des poussoirs qui permettent de mettre temporairement à 0 les entrées A et B sur les deux portes 'OU'. La sortie de la porte OU du haut (No 1) est reliée à l'entrée d'une bascule D dont toutes les autres entrées sont cablées de telle sorte que la bascule fonctionne librement (/R=1 ; /S=1).

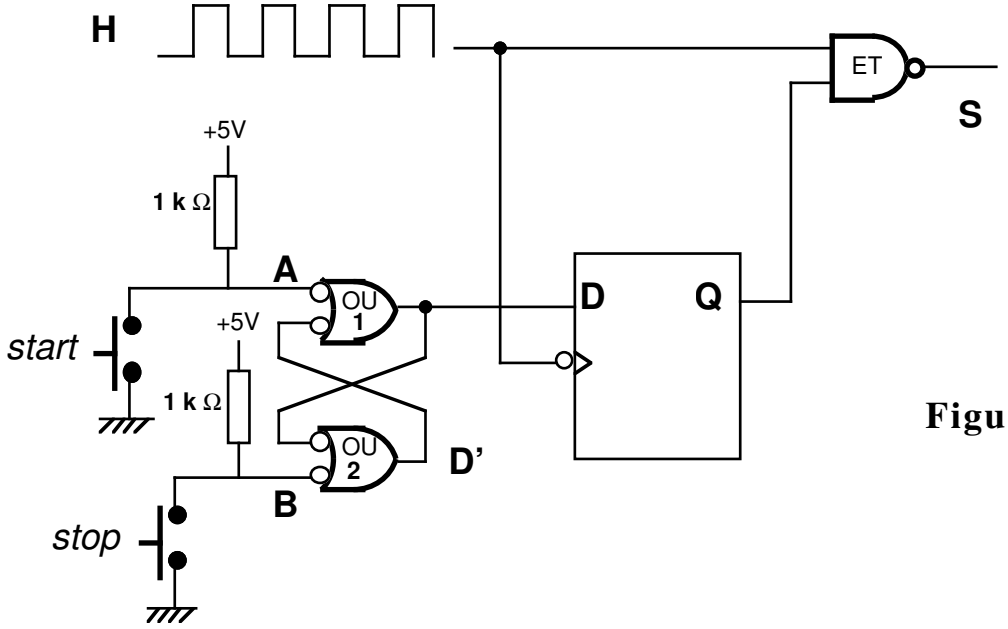


Figure5

1) Quelles sont les valeurs de A et B lorsque le système est au repos (aucun poussoir appuyé) ? A quoi servent les deux résistances de 1 kΩ ?
2) Montrer qu'alors les états D=0 et D=1 sont également possibles.
3) Indépendamment de l'état de D au départ, à quelle valeur se retrouve cette variable si on actionne (on appuie puis on relâche) le poussoir *start* (sans toucher à *stop*) ? Le poussoir *stop* (idem, on appuie puis on relâche, sans toucher à *start*) ?
4) Que se passe t-il si on appuie d'abord sur *start*, puis en gardant *start* appuyé, on appuie sur stop ? Expliquer.

Dans la suite, on suppose qu'on part d'un état où D=0 (plusieurs périodes d'horloge se succèdent), et on appuie successivement sur *start* puis sur stop (on ne garde jamais les deux poussoirs appuyés en même temps).

5) Expliquer le fonctionnement du montage en décrivant les transitions de D, Q et S. On utilisera soigneusement les notations de la figure 4 (OU 1, OU 2, sorties D, D', Q, S, etc.) afin d'être le plus clair possible .
6) Compléter le chronogramme préparé en fin de sujet (figure 2-B, à rendre avec la copie), en indiquant la forme des signaux D, Q et de sortie S. Les deux impulsions *start* et *stop* sont indiquées, ainsi que l'horloge H pour servir de point de repère. On ne prendra pas en compte les temps de montée et de descente des signaux mais on indiquera précisément les influences de déclenchement des transitions les unes sur les autres.
7) Expliquer comment le système synchronise les commandes *start* et *stop* avec l'horloge.